

(19)

JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 08288293 A

(43) Date of publication of application: 01.11.96

(51) Int. Cl.

H01L 21/321

H01L 21/60

(21) Application number: 07114066

(22) Date of filing: 17.04.95

(71) Applicant: CASIO COMPUT CO LTD

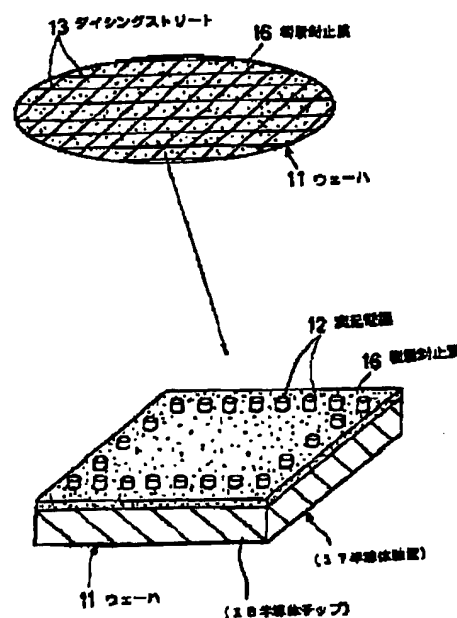
(72) Inventor: SHIRASAKI TOMOYUKI  
WAKABAYASHI TAKESHI(54) SEMICONDUCTOR DEVICE, ITS  
MANUFACTURING METHOD AND ITS  
MOUNTING STRUCTURE

## (57) Abstract:

**PURPOSE:** To solve the problems that occur when sealing is conventionally performed after mounting, by giving sealing work before the mounting work for a semiconductor chip to be mounted on a circuit board.

**CONSTITUTION:** A top surface of a wafer 11, where bump electrodes 12 are provided, is covered with a resin sealing film 16 by means of spin coating in such a manner that the top portions of the bump electrodes 12 are exposed. Next, the resin sealing film 16 is heated and hardened. Then, the wafer 11 is diced along dicing streets 13 and is divided into individual chips, and then a semiconductor device 17 as shown in the drawing with a partially enlarged portion can be obtained.

COPYRIGHT: (C)1996,JPO



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 8 - 2 8 8 2 9 3

(43) 公開日 平成 8 年 (1996) 11 月 1 日

(51) Int. Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/321	9169 - 4 M	H 0 1 L	21/92 6 0 2 L
	21/60	3 1 1		21/60 3 1 1 Q
		9169 - 4 M		21/92 6 0 4 S

審査請求 未請求 請求項の数 6 F D (全 5 頁)

(21) 出願番号 特願平 7 - 1 1 4 0 6 6

(22) 出願日 平成 7 年 (1995) 4 月 17 日

(71) 出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿 2 丁目 6 番 1 号

(72) 発明者 白 寄 友 之

東京都青梅市今井 3 丁目 10 番地 6 カシオ計  
算機株式会社青梅事業所内

(72) 発明者 若 林 猛

東京都青梅市今井 3 丁目 10 番地 6 カシオ計  
算機株式会社青梅事業所内

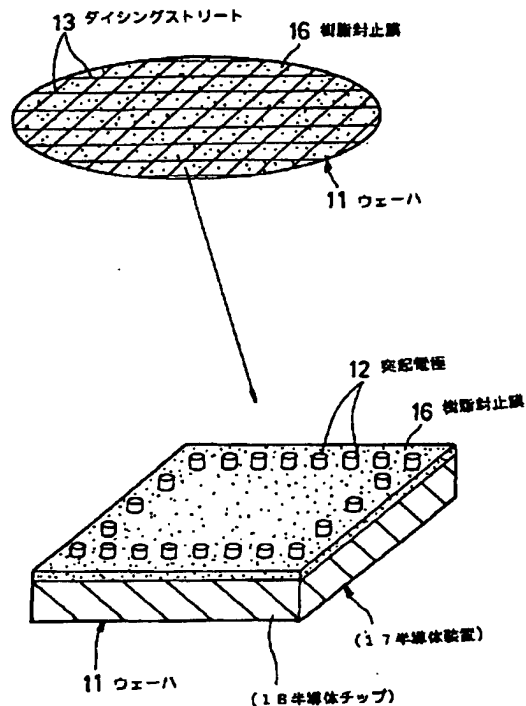
(74) 代理人 弁理士 杉村 次郎

(54) 【発明の名称】 半導体装置及びその製造方法並びにその実装構造

(57) 【要約】

【目的】 回路基板上に実装する半導体チップの封止を実装前に行うことにより、封止を実装後に行った場合の問題点を解決する。

【構成】 上面に突起電極 1 2 が設けられたウェーハ 1 1 の上面にスピンコートにより樹脂封止膜 1 6 を突起電極 1 2 の上部が露出するように被覆させる。次に、樹脂封止膜 1 6 を加熱して硬化させる。次に、ウェーハ 1 1 をダイシングストリート 1 3 に沿ってダイシングして個々のチップに分割すると、図 2 において一部を拡大して示すような半導体装置 1 7 が得られる。



## 【特許請求の範囲】

【請求項 1】 半導体チップと、この半導体チップの一の面に設けられた突起電極と、前記半導体チップの一の面に前記突起電極の上部が露出するように被覆された樹脂封止膜とを具備することを特徴とする半導体装置。

【請求項 2】 請求項 1 記載の発明において、前記樹脂封止膜の厚さは前記突起電極の高さの半分程度であることを特徴とする半導体装置。

【請求項 3】 請求項 1 または 2 記載の発明において、前記突起電極ははんだ突起あるいは金や銅等の金属突起上にはんだ層が設けられたものからなり、前記樹脂封止膜はポリイミドあるいはエポキシ系樹脂からなることを特徴とする半導体装置。

【請求項 4】 一の面に突起電極が設けられたウェーハの一面にスピコートにより樹脂封止膜を前記突起電極の上部が露出するように被覆し、次いで前記樹脂封止膜を加熱して硬化させ、次いで前記ウェーハをダイシングして個々のチップに分割することを特徴とする半導体装置の製造方法。

【請求項 5】 請求項 4 記載の発明において、前記樹脂封止膜を加熱して硬化させた後、酸素プラズマ処理あるいは紫外線オゾン処理を行うことにより前記突起電極上に付着している樹脂を除去することを特徴とする半導体装置の製造方法。

【請求項 6】 請求項 1～3 のいずれかに記載の半導体装置を前記突起電極を介して回路基板上に実装したことを特徴とする半導体装置の実装構造。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は半導体装置及びその製造方法並びにその実装構造に関する。

## 【0002】

【従来の技術】 例えばフリップチップ方式と呼ばれる半導体装置（突起電極を有する半導体チップ）の実装技術では、図 4 に示すように、半導体チップ 1 の下面に設けられた突起電極 2 を回路基板 3 の上面に設けられた接続パッド 4 にボンディングすることにより、半導体チップ 1 を回路基板 3 上に搭載し、次いで外周雰囲気からの汚染や破損から半導体チップ 1 の下面（突起電極形成面）を保護するために、ディスペンサー 5 を用いてエポキシ系の熱硬化性樹脂からなる樹脂封止材 6 を半導体チップ 1 の周囲にサイドポッティングして、毛細管現象を利用することにより、図 5 に示すように、サイドポッティングされた樹脂封止材 6 を半導体チップ 1 と回路基板 3 との間に入り込ませている。

## 【0003】

【発明が解決しようとする課題】 しかしながら、従来のこのような半導体装置の実装方法では、次のような問題があった。第 1 に、サイドポッティングと毛細管現象の利用による封止では、図 6 に示すように、樹脂封止材 6

が半導体チップ 1 と回路基板 3 との間にある程度までしか入り込まない場合が生じることがあり、この結果半導体チップ 1 の底面中央部と回路基板 3 との間に気泡 7 が残存することになる。このような現象が生じた場合には、気泡 7 中の水分や不純物が半導体チップ 1 内に入り込み、半導体チップ 1 内の配線が腐食したりする等の問題が生じることになる。このような現象は樹脂封止材 6 の粘度が高いほど生じやすく、したがって使用できる樹脂封止材の粘度に制約を受けるという問題もあった。第 2 に、半導体チップ 1 の突起電極形成側面の構造は、図示していないが、一般的に、パッシベーション膜に形成された開口部を介して露出された接続パッド上に下地金属層を介して突起電極が形成された構造となっている。この場合、パッシベーション膜の厚さは 1～2 μm 程度とかなり薄いので、パッシベーション膜に傷が付きやすく、したがって半導体チップ 1 の取り扱いにかなりの注意を払う必要があるという問題があった。第 3 に、回路基板 3 上に搭載した半導体チップ 1 ごとにディスペンサー 5 を用いて樹脂封止材 6 をサイドポッティングしているので、封止に時間がかかるという問題があった。第 4 に、樹脂封止材 6 をサイドポッティングした後、樹脂封止材 6 を加熱して硬化させているが、この加熱により、回路基板 3 やそれに搭載された他の搭載部品（図示せず）に熱ストレスが加わり、回路基板 3 やそれに搭載された他の搭載部品を損傷することがあるという問題があった。この発明の目的は、樹脂封止材の粘度に関係なく気泡が残存しないように封止することができ、また半導体チップの取り扱いにあまり注意を払う必要がないようにすることができ、また封止を短時間で行うことができ、さらに回路基板やそれに搭載された他の搭載部品が樹脂封止材を加熱して硬化させる際の熱ストレスにより損傷しないようにすることができる半導体装置及びその製造方法並びにその実装方法を提供することにある。

## 【0004】

【課題を解決するための手段】 請求項 1 記載の発明に係る半導体装置は、半導体チップと、この半導体チップの一の面に設けられた突起電極と、前記半導体チップの一の面に前記突起電極の上部が露出するように被覆された樹脂封止膜とを具備したものである。請求項 4 記載の発明に係る半導体装置の製造方法は、一の面に突起電極が設けられたウェーハの一面にスピコートにより樹脂封止膜を前記突起電極の上部が露出するように被覆し、次いで前記樹脂封止膜を加熱して硬化させ、次いで前記ウェーハをダイシングして個々のチップに分割するようにしたものである。請求項 6 記載の発明に係る半導体装置の実装構造は、請求項 1 記載の半導体装置を前記突起電極を介して回路基板上に実装したものである。

## 【0005】

【作用】 請求項 4 記載の発明によれば、ウェーハの一面にスピコートにより樹脂封止膜を突起電極の上部が

3

露出するように被覆しているのを、樹脂封止材の粘度に関係なく気泡が残存しないように封止することができ、またウェーハの状態における全てのチップを一度に封止することができるので、封止を短時間で行うことができる。また、請求項4記載の発明によれば、ウェーハの状態では樹脂封止膜を加熱して硬化させているので、請求項6記載の発明のように、半導体装置を回路基板上に実装する場合、回路基板やそれに搭載された他の搭載部品が樹脂封止膜を加熱して硬化させる際の熱ストレスにより損傷しないようにすることができる。さらに、請求項4記載の発明によれば、封止した後にウェーハをダイシングして個々のチップに分割することにより、請求項1記載の発明のように、樹脂封止膜を備えた半導体装置を得ることができ、したがって半導体チップの取り扱いにあまり注意を払う必要がないようにすることができる。

#### 【0006】

【実施例】図1及び図2はそれぞれこの発明の一実施例における半導体装置の各製造工程を示したものである。そこで、これらの図を順に参照しながら、この実施例における半導体装置の構造についてその製造方法と併せ説明する。

【0007】まず、図1に示すように、ウェーハ11上に突起電極12が形成されたものをを用意する。突起電極12ははんだ突起あるいは金や銅等の金属突起上にはんだ層が設けられたものからなり、高さは20～100 $\mu$ m程度となっている。なお、ウェーハ11上の格子状の線はダイシングストリート13を示す。そして、ディスプレイ14を用いてポリイミドあるいはエポキシ系の熱硬化性樹脂からなる樹脂封止材15をウェーハ11の上面中央部にポッティングし、次いでウェーハ11を高速回転させると、図2に示すように、ウェーハ11の上面に樹脂封止膜16が突起電極12の上部が露出するように被覆される。

【0008】このように、ウェーハ11の上面にスピンコートにより樹脂封止膜16を突起電極12の上部が露出するように被覆させているので、樹脂封止材15の粘度に関係なく気泡が残存しないように封止することができ、またウェーハ11の状態における全てのチップを一度に封止することができるので、封止を短時間で行うことができる。

【0009】次に、図示しないオープン等を用いて加熱し、樹脂封止膜16を硬化させる。次に、突起電極12上に樹脂封止材15が付着している場合には、酸素プラズマ処理あるいは紫外線オゾン処理を行うことにより突起電極12上に付着している樹脂封止材15を除去する。この場合、樹脂封止膜16の表面も若干除去される。そして、この状態における樹脂封止膜16の厚さが突起電極12の高さ20～100 $\mu$ m程度の半分程度つまり10～50 $\mu$ m程度となるようにする。次に、ウェーハ11をダイシングストリート13に沿って図示しな

4

いダイシングブレードによってダイシングして個々のチップに分割すると、図2において一部を拡大して示すような半導体装置17が得られる。

【0010】このようにして得られた半導体装置17では、半導体チップ18の上面に突起電極12が設けられ、半導体チップ18の上面に樹脂封止膜16が突起電極12の上部が露出するように被覆された構造となっている。この場合、既に説明したように、スピンコートにより樹脂封止膜16を気泡が残存しないように被覆することができる上、樹脂封止膜16の厚さが10～50 $\mu$ m程度と比較的厚いので、外周雰囲気からの汚染や破損から半導体チップ18の上面（突起電極形成面）を十分に保護することができる。したがって、半導体チップ18の取り扱いにあまり注意を払う必要がないようにすることができる。

【0011】次に、図3は半導体装置17を回路基板19上に実装した状態を示したものである。この実装構造では、半導体チップ18の下面に設けられた突起電極12を回路基板19の上面に設けられた接続パッド20にボンディングすることにより、半導体装置17を回路基板19上に実装している。この場合、突起電極12はその高さの半分程度を樹脂封止膜16の下方に突出されているので、半導体チップ18の下面に樹脂封止膜16が予め被覆されていても、突起電極12を回路基板19の接続パッド20に良好にボンディングすることができる。また、樹脂封止膜16は既に加熱されて硬化しているので、この実装の段階で樹脂封止膜16を加熱して硬化させる必要はなく、したがって回路基板19やそれに搭載された他の搭載部品（図示せず）が樹脂封止膜16を加熱して硬化させる際の熱ストレスにより損傷しないようにすることができる。

#### 【0012】

【発明の効果】以上説明したように、請求項4記載の発明によれば、ウェーハの一の面にスピンコートにより樹脂封止膜を突起電極の上部が露出するように被覆しているのを、樹脂封止材の粘度に関係なく気泡が残存しないように封止することができ、またウェーハの状態における全てのチップを一度に封止することができるので、封止を短時間で行うことができる。また、請求項4記載の発明によれば、ウェーハの状態では樹脂封止膜を加熱して硬化させているので、請求項6記載の発明のように、半導体装置を回路基板上に実装する場合、回路基板やそれに搭載された他の搭載部品が樹脂封止膜を加熱して硬化させる際の熱ストレスにより損傷しないようにすることができる。さらに、請求項4記載の発明によれば、封止した後にウェーハをダイシングして個々のチップに分割することにより、請求項1記載の発明のように、樹脂封止膜を備えた半導体装置を得ることができ、したがって半導体チップの取り扱いにあまり注意を払う必要がないようにすることができる。

## 【図面の簡単な説明】

【図 1】 この発明の一実施例における半導体装置の製造に際し、ウェーハの上面中央部に樹脂封止材をポッティングした状態の一部を拡大して示す斜視図。

【図 2】 図 1 に続く工程であって、スピンコートによりウェーハの上面に樹脂封止膜を突起電極の上部が露出するように被覆させた状態の一部を拡大して示す斜視図。

【図 3】 半導体装置を回路基板上に実装した状態の断面図。

【図 4】 従来の半導体装置の実装に際し、樹脂封止材をサイドポッティングした状態の断面図。

【図 5】 従来の半導体装置を回路基板上に実装した状態

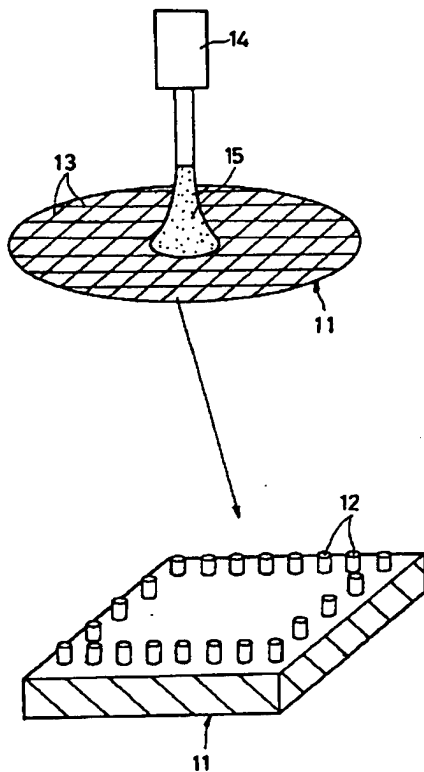
の断面図。

【図 6】 従来の半導体装置の実装方法の問題点の 1 つを説明するために示す断面図。

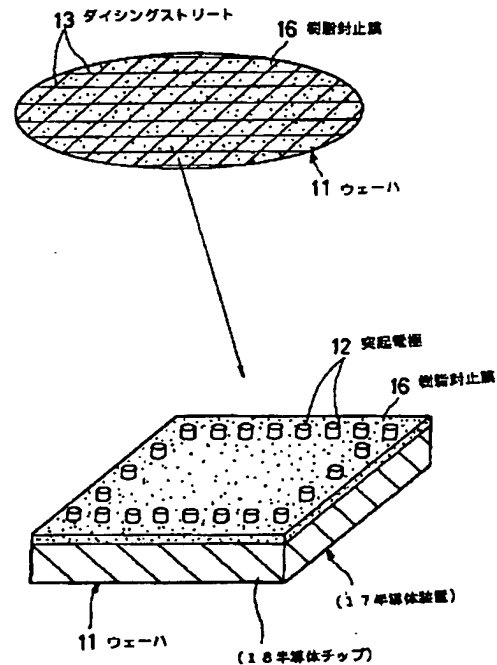
## 【符号の説明】

- 11 ウェーハ
- 12 突起電極
- 13 ダイシングストリート
- 16 樹脂封止膜
- 17 半導体装置
- 18 半導体チップ
- 19 回路基板

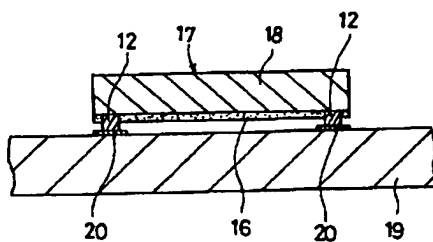
【図 1】



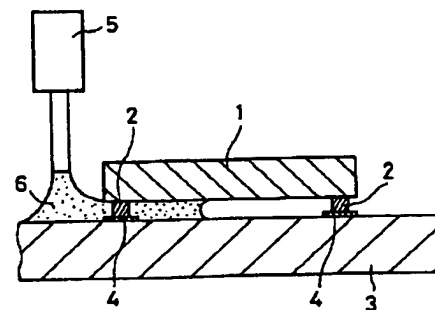
【図 2】



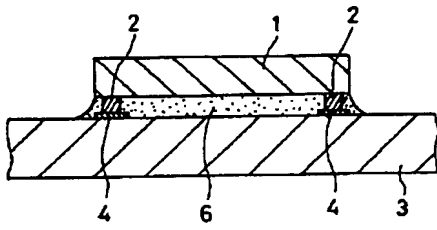
【図 3】



【図 4】



【図5】



【図6】

